

14:15 Uhr More than Silicon

Helmut Hofstätter, ams

- Kundenspezifische Prozessanpassungen für die Integration von Sensoren
- 3D-Integration von Sensoren mit Through-Silicon-Vias
- Optische Sensoren

15:00 Uhr Von der Ausfallanalyse zur Anamnese und Rückkopplung auf Qualifikation von Bauteilen und Baugruppen

Jürgen Gruber, RoodMicrotec

- Fehleranalysemöglichkeiten
- Zuverlässigkeitstest z.B. nach Automobil- und anderen internationalen Standards
- Robustness Validation

15:45 – 16:00 Uhr Pause

Ca. 16.00 Uhr Diskussion & Networking

Begleitend: Table Top Exhibition

Ende der Veranstaltung gegen 17:00 Uhr

Veranstaltungsort:

Fraunhofer IIS
Am Wolfsmantel 33
91558 Erlangen

Teilnahmegebühr: 390 €, inklusive Verpflegung und

Seminarunterlagen

Der Workshop richtet sich an Produktmanager, Geschäftsführer, Entwickler und QM-Beauftragte.

Die Sprache des Workshops ist deutsch.

Anmeldeschluss: 11. Oktober 2017

Eine aktuelle Seminaragenda sowie die Online-Registrierung finden Sie jederzeit unter <http://s.fhg.de/B5U>

**Fraunhofer-Institut
für Integrierte Schaltungen IIS**

Institutsleitung
Prof. Dr.-Ing. Albert Heuberger
(geschäftsführend)
Dr.-Ing. Bernhard Grill

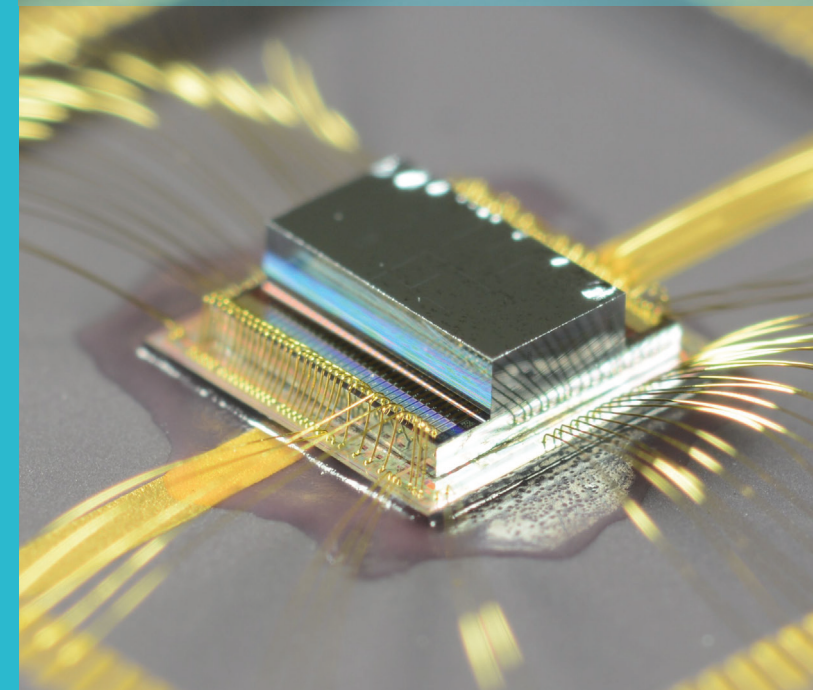
Am Wolfsmantel 33
91058 Erlangen

Kontakt
Dr. Norbert Weber
Telefon +49 9131 776-9210
norbert.weber@iis.fraunhofer.de

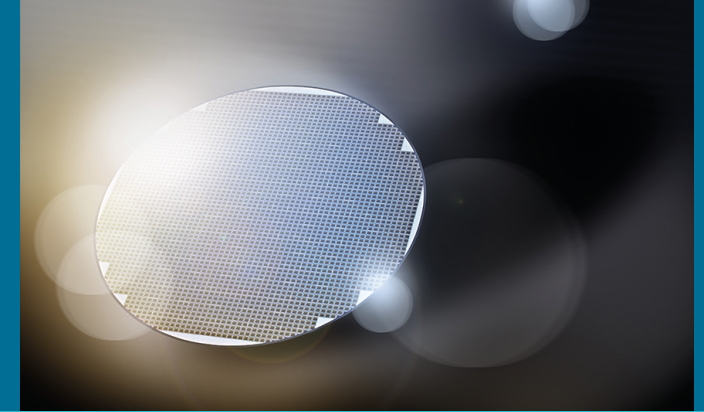
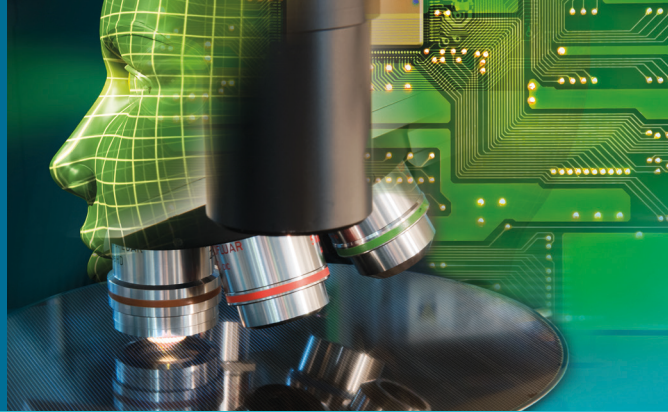
www.iis.fraunhofer.de

**ÖKOSYSTEM FÜR
QUALIFIZIERTE ASIC-ENTWICKLUNG
UND SUPPLY CHAIN SERVICES**

WORKSHOP, 24.10.2017, FRAUNHOFER IIS



PROGRAMM



Benötigen Sie langfristig verfügbare hohe Funktionalität, Zuverlässigkeit und Performance Ihres Systems? Dann sind anwendungsspezifische integrierte Schaltungen (ASICs) die optimale Lösung! Denn ASICs bieten in vielen Anwendungen entscheidende Vorteile gegenüber diskreten Lösungen mit Standardkomponenten.

Sie ermöglichen geringe Systemkosten, schützen effektiv vor Plagiaten und sichern so Ihr eigenes Know-How.

Gerade für mittelständische Unternehmen ist ein deutlich anderer Entwicklungsablauf für ASICs im Gegensatz zu diskreter Elektronik eine große Hürde. Die Entwicklung und Fertigung von Prototypen dauert wesentlich länger und eine Korrektur mit dem LötKolben ist nicht möglich. Für den fehlerfreien Schaltungsentwurf werden unter anderem Expertenwissen und komplexe Software-Tools benötigt.

In diesem Workshop präsentieren die Partner ams, Fraunhofer IIS und RoodMicrotec ihre Kompetenzen und Leistungen, mit denen sie ihre Kunden gemeinsam bei der ASIC-Entwicklung von der Idee bis zum qualifizierten Serienprodukt begleiten:

ams als Halbleiter-Hersteller mit zuverlässigen CMOS-Prozessen (180 nm und 350 nm), das Fraunhofer IIS als Entwickler anwendungsspezifischer integrierter Schaltungen und Systeme, RoodMicrotec als Anbieter von Testlösungen, Qualifikationen nach etablierten Standards, Supply Chain Management sowie Technologie- und Fehleranalyse (RMA - Return Material Analysis).

Die Seminarthemen im Detail

09:45 Uhr Begrüßung

Dr. Norbert Weber, Fraunhofer IIS

10:00 Uhr Supply Chain und Technologien für die ASIC-Produktion

Rene Kautschitsch, ams

Dr. Jerzy Kudlaty, ams

- Supply Chain Management für industrielle und Automotive-Applikationen
- Technologien für Sensoren und Sensor-Interface-Schaltungen

10:45 Uhr Mixed-Signal ASIC-Design am Fraunhofer IIS

Dr. Volker Peters, Fraunhofer IIS

- Entwicklungsspektrum des IIS für integrierten Schaltungsentwurf
- Kriterien zur Verwendung von ASICs
- Mixed-Signal Design Flow
- Designdienstleistungen des IIS

11:30 – 11:45 Uhr Pause

11:45 Uhr IP- und Testeinbau, erste Prototypen und Serienüberführung

Effizientes Design: Verwendung von IPs

Norbert Schuhmann, Fraunhofer IIS

- Überblick über IIS-IPs und andere verfügbare IPs
- Einbau der IPs in die Schaltung
- Einbau von Testfunktionen
- Place & Route-Services

Fertigung von Prototypen und Kleinserien

Thomas Drischel, Fraunhofer IIS

- Multi Project Wafer Runs
- Vom Prototyp bis zur Serieneinführung

12:30 Uhr Vom Design zum fertigen ASIC

Reinhard Pusch, RoodMicrotec

- Anforderungen und Schritte für eine schnelle und kostengünstige Umsetzung von der Testspezifikation zur fertigen Test-Soft- und Hardware

Supply Chain Management

- Darstellung von Lösungen von der Idee zur Industrialisierung
- Auswahl des richtigen Packages für die Applikation

13:15 – 14:15 Uhr Mittagspause